Il tema principale della tesi è il design e l’implementazione della CPU Z80 su una scheda di sviluppo che monta un FPGA della Xilinx.

La CPU Z80 è un microprocessore a 8 bit di grande successo usato in molti campi come in famose console, ad esempio la Nintendo Game Boy, in famosi computer, come il Sinclair ZX Spectrum, e calcolatrici, come la TI-86. È prodotto dalla Zilog ed è stato progettato nel 1976 da Federico Faggin, che progettò anni prima anche il primo microprocessore, l’Intel 4004.

La scelta di implementarlo su una scheda che monta un FPGA è dovuta alla possibilità che mette a disposizione quest’ultima di implementare un ampio numero di sistemi logici semplicemente descrivendoli per mezzo del linguaggio VHDL.

Di conseguenza, il progetto consiste nello sviluppo di un sistema completo programmato sulla scheda con FPGA che usi l’implementazione del microprocessore Z80, programmato al suo interno, e che possa svolgere delle applicazioni rappresentative. Il sistema che fa da contorno è anch’esso descritto in VHDL e comprende sia i componenti necessari al funzionamento della CPU, cioè memorie e interfacce di input e output verso la scheda, sia altre macchine a stati finiti per il controllo del sistema nel suo complesso e il suo debug. La CPU è descritta in VHDL dal punto di vista comportamentale e fatta in modo che ne segua la piedinatura originale del chip Z80.

The main topic of this thesis is the design and implementation of the Z80 CPU on a development board with an FPGA from Xilinx.

The Z80 CPU is a very successful 8-bit microprocessor used in many fields such as in famous consoles, for example the Nintendo Game Boy, in famous computers, such as the Sinclair ZX Spectrum, and calculators, such as the TI-86. It is manufactured by Zilog and was designed in 1976 by Federico Faggin, who also designed the first microprocessor, the Intel 4004, years earlier.

The decision to implement it on a board that mounts an FPGA is due to the possibility that the latter offers of implementing a large number of logical systems simply by describing them using the VHDL language.

Consequently, the project consists in the development of a complete system programmed on the FPGA board that uses the implementation of the Z80 microprocessor, programmed within it, and can perform representative applications. The surrounding system is also described in VHDL and includes both the components necessary for the CPU to function, i.e. memories and input and output interfaces to the board, as well as other finite state machines for controlling the system as a whole and debugging it. The CPU is described in VHDL from a behavioural point of view and made to follow the original pinout of the Z80 chip.

Translated with www.DeepL.com/Translator (free version)

-------------------------------------------------------------------------------------------------------------------------------------------

Il lavoro di questa tesi consiste nel progetto e realizzazione di un prototipo di un equalizzatore digitale tramite l'utilizzo del STM32F334R8, che è il microcontrollore utilizzato nel laboratorio del corso "elettronica industriale".

Il cuore del progetto è quindi la realizzazione di una serie di filtri digitali tipici per un'applicazione audio di questo tipo: un filtro passa basso per eliminare eventuali disturbi in alta frequenza, un filtro notch (o ad intaglio) per eliminare possibili disturbi di rete a 50 Hz, e tre filtri passa banda per regolare l'amplificazione rispettivamente dei "bassi" (20-1000 Hz), dei "medi" (1000-5000 Hz) e degli "alti" (5000-20000 Hz).

Un' altra consistente parte di questo lavoro è la realizzazione di circuiti di condizionamento per interfacciarsi al convertitore analogico digitale del microcontrollore e la realizzazione di un filtro di uscita (analogico) e relativa parte di amplificazione del segnale audio che verrà generato dal convertitore digitale analogico. Quest'ultima parte non avrà lo scopo di modificare lo spettro del segnale audio (che è lo scopo dei filtri digitali) ma quello di eliminare le armoniche che verranno inevitabilmente aggiunte dal DAC in modo da avere un segnale “pulito” dove non si vedano gli scalini dovuti alla quantizzazione derivati dal campionamento e successiva manipolazione digitale.